

文章编号: 1007-4619 (2003) 01-0019-07

遥感数据的高速实时记录器

黄立胜, 刘月花

(中国科学院 计算技术研究所, 北京 100080)

摘要: 在遥感领域中, 稳定、高速率、海量数据的实时记录器被广泛用于原始数据记录, 系统测试, 对其设计、制造、测试的研究是必要的。该文阐述了利用微机实现高速数据实时记录器的方案、框架结构、设计原则、实现方法、以及实验结果。其优越性在于构造灵活, 研制经费少, 可扩展性、实用性好。

关键词: PCI 总线; SCSI 总线; 磁盘阵列; 高速; 实时

中图分类号: TP721 **文献标识码:** A

1 引言

近年来, 随着遥感器测绘带变宽、分辨力的提高、图像灰度等级需求的增加, 遥感器原始数据量增大且数据率不断提高, 实时处理的运算量极大, 难以进行实时的精处理。因此, 大容量、高速度、工作稳定、准确无误的遥感器原始数据的记录系统的研究就成了地面精处理和遥感器研究目前必不可少的关键设备。研制造价低廉, 操作简单, 维护方便的遥感器原始数据高速实时记录系统是非常现实、迫切需要和有意义的。

2 高速记录器的方案、基本结构、设计和集成

SCSI 具有传输速度快、一条总线上可接入多个 SCSI 设备的特点, 能满足大容量、高速度要求, 本文 SCSI 总线接口作为存储设备接口。实现高速记录器有两种方案:

一种是用现成的 SCSI 接口芯片, 自行设计专用的电路, 这种方案需要复杂的仪器设备和较高的工艺水平, 研制周期长, 生产成本低, 不易升级, 优点是稳定性高。

另一种是本文采取的方法, 利用微机上的资源, 在 PCI 局部总线上接入若干块 PCI-SCSI 接口卡, 再

研制一种 PCI 数据采集卡。遥感器原始数据从 PCI 数据采集卡到内存, 再从内存通过 PCI-SCSI 接口卡写到大量容量的 SCSI 存储设备。优点是研制周期短, 费用低, 随微机、PCI-SCSI 接口卡速度的提高而自然升级。

2.1 高速记录器系统的基本结构

系统结构是在一台微机上, 插入一块 PCI 数据采集卡, 若干块 PCI-SCSI 接口卡, 每条 SCSI 总线上挂一个以上 SCSI 硬盘。PCI-SCSI 接口卡的数目根据不同速度要求, 接入若干块, 所有插卡都是标准 PCI 插卡, 任何一种板块都可以随时更换, 从而保证系统的扩展性和灵活性。

2.2 数据输入设备的结构和工作原理

记录器的数据输入设备是一块 PCI 数据采集卡, 负责接收来自数据源的数据, 并把数据经 PCI 总线传输到内存, 原理如图 1。

当需要记录输入数据时, 记录程序先对 PCI9080 初始化, 复位 EPLD, 清空 FIFO, 设置中断服务程序; EPLD 等待 TRIG 信号出现, 一旦 TRIG 有效, EPLD 打开输入时钟 CLK 通路, 数据就可以在 CLK 作用下输入到 FIFO 中, 直到再次被初始化。EPLD 中有一个计数器, 记录进入 FIFO 的数据量。当 FIFO 将满时, 计数输出有效, 触发 PCI9080, 产生中断。中断服务程序启动 DMA 操作, 将数据由 FIFO 传到内存。在

收稿日期: 2001-03-05; 修订日期: 2001-06-11

基金项目: 国家自然科学基金 (NFNS 69896250-2) 资助

作者简介: 黄立胜 (1971—), 男, 广西梧州市人, 1995 年毕业于北方交通大学通信与控制工程系无线电通信专业, 学士学位。曾从事软件设计与开发工作。现主要从事通信、计算机技术、合成孔径雷达成像信号处理等方面的研究工作, 发表论文 5 篇。

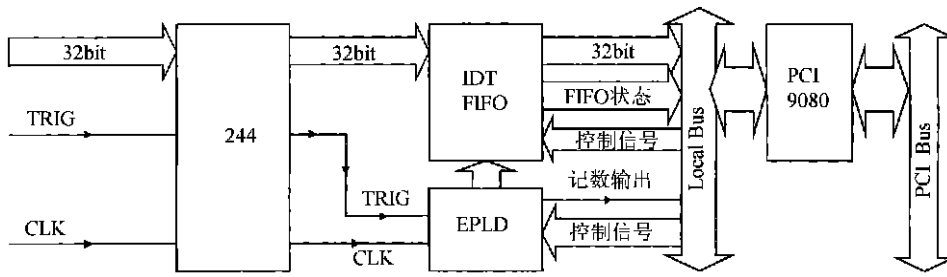


图 1 PCI 数据采集卡原理框图

Fig.1 Principle of PCI Data Acquire Card

时钟信号(CLK)、触发信号(TRIG)、32bit 平行数据从遥感器的数据形成分机输入,每时钟 32bit 数据,每帧数据的前面有一个触发信号。PCI 数据采集卡的核心器件是一组 64Kbytes 的 IDT-FIFO 和一块 PCI9080 控制芯片。

DMA 过程中,PCI9080 要不断监测 FIFO 状态,若 FIFO 空,则暂停,等待数据到来,当出现这种情况,会影响 PCI 的突发传输的效力,因此,每次 DMA 传输的数据量不应太大,应以不产生 FIFO 空为限。CLK 频率上限主要由 FIFO 的工作频率决定。

2.3 缓冲区

磁盘和磁带机寻道需要时间,磁盘大约 13ms,磁带机则更长,并且磁盘和磁带机的机械运动也会使传输率不稳定,而采集卡仅有 64Kbytes 的 FIFO 缓冲区,如果采集卡上的数据不能及时取走,FIFO 将会溢出。因此,必须在内存中开辟足够的缓冲区。缓冲数据输入和写入磁盘或磁带机速度的不匹配。

由于 DOS 不能访问扩展内存,而常规内存只有大约 540Kbytes 可用来做缓冲区,不足以缓冲输入数据,因此,考虑在扩展内存中开辟二级缓冲区。利用二级缓冲区需要额外的开销,系统只有在常规内存缓冲区满后,才利用二级缓冲区。考虑到采集卡有 64Kbytes FIFO,且传输数据块的尺寸小会使系统的辅助开销增大,因此选择每缓冲区大小为 63Kbytes。

2.4 数据存储设备工作原理

数据存储设备的速度主要由 SCSI 总线传输速度和存储设备的缓存、转速等决定。本文以 SCSI 磁盘阵列的传输速度为例,讨论各种制约因素对系统的影响,从而达到对系统设计的优化。

2.4.1 磁盘阵列的寻道和等待时间

寻道时间就是磁头移动到目标柱面的时间^[1-4],平均寻道时间 T_{as} 大约 13ms;等待时间是在一条磁道上旋转到达希望点的时间,选择高转速的磁盘可减少等待时间。寻道和等待是磁盘传输速率微观上不稳定的原因。可以通过由多个磁盘组成的

阵列来减少平均寻道时间。假设寻道时间在 $0-T_{smax}$ 之间均匀分布,即:

$$f_s(t) = \frac{1}{T_{smax}} \quad (1)$$

$$P_s(t < T) = \frac{T}{T_{smax}} \quad (0 \leq T \leq T_{smax}) \quad (2)$$

平均寻道时间:

$$T_{as} = \int_0^{T_{smax}} t f_s(t) dt = \frac{1}{2} T_{smax} \quad (3)$$

N 个磁盘的寻道时间概率分布是:

$$\begin{aligned} P_{sN}(t \leq T) &= 1 - P_{sN}(t > T) = 1 - \prod_{n=1}^N P_{sN}(t > T) \\ &= 1 - \left(1 - \frac{T}{T_{smax}}\right)^N \end{aligned} \quad (4)$$

$$f_{sN}(t) = \frac{dP_{sN}(t > T)}{dt} = \frac{N}{T_{smax}} \left(1 - \frac{t}{T_{smax}}\right)^{(N-1)} \quad (5)$$

则 N 个磁盘的平均寻道时间为:

$$T_{asN} = \int_0^{T_{smax}} t f_{sN}(t) dt = \frac{T_{smax}}{N+1} \quad (6)$$

由(6)可知,增加磁盘的数目能减小平均寻道时间;同理由传输忙等原因所产生的等待,也有类似结果。为了减小平均寻道时间,即使单盘容量能达到要求,也需有意增加磁盘数目。

2.4.2 SCSI 总线对传输速度影响

SCSI 总线对传输速度也有较大影响。对同一 SCSI 总线上的多个磁盘同时读写速度,比对不同 SCSI 总线上的多个磁盘同时读写速度小。这是因为一个 SCSI 设备要进行数据传输,需经过竞争获得总线控制权^[5],在任一时刻,一条 SCSI 总线上只可能有一个 SCSI 设备获得总线控制权,进行数据传输。因此,不管总线有多少个磁盘,总的传输速度不超过 SCSI 总线的传输速度;由于可能仲裁失败,平均传输速度会降低。多个磁盘在同一 SCSI 总线

上同时进行读写,会对 SCSI 总线资源形成竞争,SCSI 总线就成为系统的瓶颈。

当同时读写的多个磁盘位于不同 SCSI 总线上时,每条 SCSI 总线被一个磁盘独占,系统的传输速度取决于 PCI 总线的传输速度,传输速度的上限就是 PCI 总线的传输速度。PCI 总线的速度相对较高(PCI 的速度目前大约在 128—512Mbytes/s 之间^[6]) 在一定范围内,增加 SCSI 总线数目,总传输速度会成线性增加,但以 PCI 传输速度为上限。

下面以 Quantum 磁盘为例,SCSI 适配器采用 Adaptec 公司的 UW2940 40Mbytes PCI-SCSI 适配卡,在 DOS 环境下通过 ASPI(高级 SCSI 编程接口)^[7,8] 调用,共用一条 SCSI 总线和独享 SCSI 总线实验的结果如表 1。

表 1 SCSI 总线对磁盘阵列速度的影响

Table 1 Affect of SCSI bus and disk Amount to disk array transfer speed

磁盘数	共用一条 SCSI 总线/Mbytes	每磁盘一条 SCSI 总线/Mbytes
1	20	20
2	27	40
3	30	60

由表 1 中数据可知,在同一 SCSI 总线上增加磁盘数目,总的传输速度增加,而增加 SCSI 总线数目,在 PCI 总线允许下,总的传输速度成倍增加。因此,同时进行写操作的磁盘应在不同的 SCSI 总线上。

2.4.3 磁盘阵列速度容余估算

为使输入数据能及时写到 SCSI 磁盘阵列上,磁盘阵列速度须有一定的容余度。根据排队论公式:

$$T_w = \frac{1}{\mu C - \lambda} \quad (7)$$

其中 T_w 是数据在缓冲区中的平均等待时间, $1/\mu$ 是缓冲区单元容量(63Kbytes), C 是磁盘阵列速度, λ 是数据包的到达率,单位是缓冲区单元/s。

$$\lambda = \mu V \quad (8)$$

其中 V 为数据率,单位是 Mbytes/s。一级缓冲区单元数为:

$$\begin{aligned} & \text{可作缓冲区的常规内存 / 缓冲区单元容量} \\ & \approx 540\text{K} / 63\text{K} \approx 8 \end{aligned}$$

未写入磁盘数据的缓冲区单元数平均为 N , 即有平均等待时间

$$T_w = \frac{N}{\mu C} \quad (9)$$

$$\text{由(7),(8),(9)可解出} \quad C = \frac{NV}{N-1} \quad (10)$$

为了保证足够高的效率,应尽量减少使用二级缓冲区概率,取 $N = 4$, 则磁盘阵列速度容余度为 $N/(N-1) - 1 \approx 33\%$ 。假定设计数据率为 26Mbytes/s, 则 $C \approx 34.7\text{Mbytes/s}$, 若单磁盘速度是 20Mbytes/s, 则磁盘数目为 2。该数值只是估算值,具体数值还需根据实验结果调整。

2.5 系统设计原则

为了达到高效率和高可靠性,应使系统的各部分协调工作。因数据量大,数据率高,FIFO 很容易溢出,造成数据丢失,为了保证可靠性,系统应及时响应 PCI9080 的数传请求,把数据 DMA 存到内存缓冲区。同时工作的 SCSI 磁盘应尽量位于不同的 SCSI 总线上,使 SCSI 总线的有效传输能力得到最大限度的扩展,各磁盘的负载大体上平衡,有效的利用 SCSI 磁盘的缓存资源,使 SCSI 磁盘的数据传输率得到最大限度的利用。

采集的数据块按输入顺序,编一个索引号,数据块随机地写到不同磁盘上之后,仍然能够按索引号把它并接起来。

为了减少寻道时间,必须减少寻道距离,因此数据在磁盘上的存储是顺序结构。同时,为了减少因寻道而等待的时间,可以在一次写完成后,提前把磁头移动到下次操作的柱面。

各 SCSI 磁盘的写操作,各 SCSI 总线的数据传输,以及数据采集都是并行进行的,并行输入输出和记录程序的并发性是记录器的基本特点。

3 记录软件的设计

选择 DOS 操作系统作为记录软件工作平台。记录软件采用 C 语言和汇编混合,采集卡驱动程序内置到记录程序中,而 PCI-SCSI 则利用现成的驱动程序,通过 ASPI(高级 SCSI 编程接口)进行调用,内存缓冲区采用两级缓冲结构,即常规内存缓冲区(一级缓冲区)、扩展内存缓冲区(二级缓冲区),存储设备采用磁盘阵列或磁带机阵列。

主程序负责磁盘阵列的初始化,中断服务程序的初始化,监控用户菜单输入,数据采集和写盘都由 DMA 和中断服务程序完成。数据从 PCI 数据采集卡到内存缓冲区,再经 SCSI 总线传输到磁盘。数据流程图如图 2,下面详细讨论各部分的工作原理。

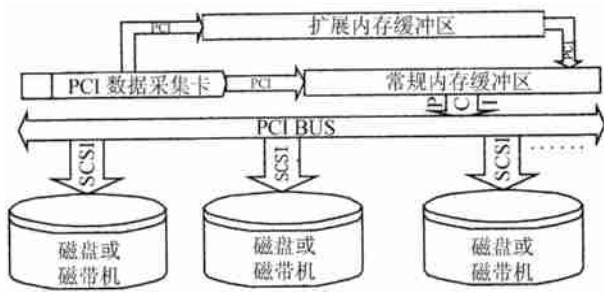


图 2 记录程序数据流程图

Fig. 2 Data flow chart

3.1 缓冲区管理

缓冲区的存取按如下规则：

(1) 数据进入缓冲区的规则。当常规缓冲区有空时，输入数据通过 DMA 存到常规缓冲区；只有当常规缓冲区耗尽时，才通过 DMA 存到二级缓冲区（扩展内存缓冲区）。

(2) 数据出缓冲区的规则。只要常规缓冲区不空，就优先从常规缓冲区取出数据，通过 ASPI 写到 SCSI 磁盘或磁带机；只有当常规缓冲区空时，才从二级缓冲区把数据传到常规缓冲区，再从常规缓冲区写到 SCSI 磁盘或磁带机。

磁盘阵列的持续传输速度比输入速度大得多，大部分时间里，内存缓冲区是空的，存取主要发生在常规缓冲区，二级缓冲区的引入并不会过多增加系统开销。

3.2 SCSI 磁盘或磁带机阵列的写入规则

当要对磁盘阵写入时，在处于空闲状态的磁盘中选择写得最少的磁盘，这可以保证各个单元写入的数据量大体相同；若没有空闲状态的磁盘，则等待。对磁盘随机写可以减少等待概率，假定单磁盘的忙概率是 $P_i (i = 1, \dots, n)$ ，需要等待的概率是：

$$P_{\text{wait}} = P_{\text{busy}} = P_1 * P_2 * \dots * P_n \quad (11)$$

需要等待的概率 P_{wait} 等于整个阵列的遇忙概率 P_{busy} ，比单个磁盘或磁带机的忙概率 $P_i (i = 1, \dots, n)$ 小得多。

3.3 缓冲区单元中数据包结构

由于缓冲区这种特殊的存取规则，以及 SCSI 磁盘或磁带机阵列的特殊写入规则，导致写到磁盘或磁带机上的数据是随机的，和输入顺序没有对应关系，为了能够按正确的顺序读出数据，记录程序在数据包的头部加上位长 4 字节的索引号，表明数

据进入缓冲区的顺序。这样每数据包的数据为 (63K-4Bytes)，整个数据包(包括 4 字节的索引号)被一起写到磁盘。

3.4 进程安排及其优先级

记录软件是一个多任务并发执行的程序，在这里，借用进程概念来阐述程序的结构。程序包括 3 类进程：

(1) 第一进程。数据采集进程负责将数据从 PCI 数据采集卡的 FIFO 传到内存缓冲区，由 3 个过程来完成：①当数据采集卡的 FIFO 将满时，PCI9080 产生一个中断。进入中断服务程序后，程序先读取 PCI9080 的中断状态寄存器，判断中断产生的原因。若是 FIFO 将满，检查是否有空闲的缓冲区单元；如果有，启动 PCI9080 上的 DMA 控制器将数据从 FIFO 向内存送，并在缓冲区单元的头写入 4Bytes 索引号，如果缓冲区在扩展内存区内，由于 DOS 不能直接访问扩展内存区，则需切换到保护模式下写索引号，完成后切换回来；如果没有，置溢出标志。②DMA 过程中不占用 CPU 资源，只占用 PCI 资源。③DMA 完成后，PCI9080 产生一个中断。进入中断服务程序后，程序先读取 PCI9080 的中断状态寄存器，判断中断产生的原因。若是 DMA 完成，置相应缓冲区单元有效。进程的流程图如图 3。

(2) SCSI 驱动进程负责启动 DMA，将数据从内存缓冲区传输到磁盘或磁带机上，DMA 完成产生中断，置相应标志，操作结果，并置缓冲区无效标志。该过程由 ASPI 驱动程序来完成，该进程可有多个副本同时运行。

(3) 调度进程，负责调度写磁盘或磁带机过程。进程循环监控常规缓冲区和磁盘(或磁带机)阵列的状态，当常规缓冲区中有有效数据，并且有磁盘(或磁带机)处于空闲状态，则启动写过程，输出记录记数、状态，否则停机，等待中断唤醒；同时，还监控键盘输入，响应用户要求停止记录。

(1)，(2) 类进程由中断触发，可以打断主程序运行，故比主程序的优先级高，使以下 3 点得以保证：①SCSI 写完成后，尽快释放缓冲区；②FIFO 将满时，及时启动 DMA；③DMA 完成后，尽快置缓冲区有效。同时，为了减小系统中断次数，可关闭时钟中断。

3.5 回放软件的设计

回放软件的目的是把磁盘或磁带上的数据块按索引号大小顺序写到文件中。程序分别顺序读取每

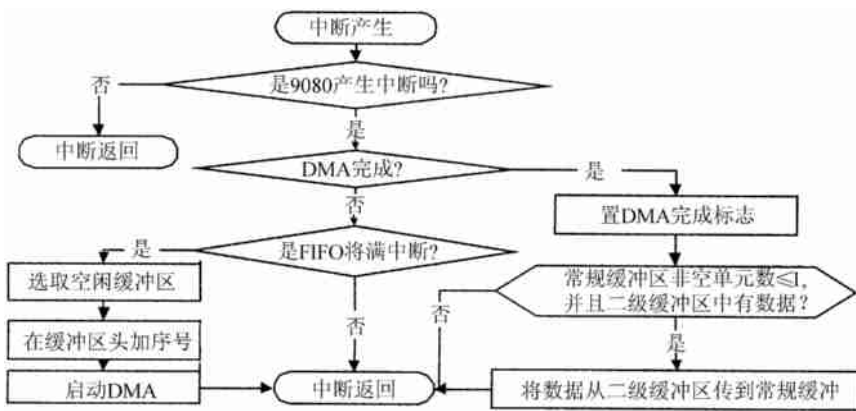


图 3 数据采集流程图

Fig.3 Flow chart of Data Acquire

个磁盘或磁带上的数据块,找出索引号最小的一个,根据序号可知数据块在文件中的位置,若该序号刚好接着上一个写入文件的序号,则直接写入文件,否则需要移动文件指针。

4 系统性能分析和测试

记录器的性能主要包括速度和正确性(误码和数据丢失)两方面。其中误码率与数据源到数据采集卡之间的通信线路有关,可以通过加屏蔽,改用差分电平,减少传输线长度等方法来解决。

4.1 数据丢失

数据发生丢失,原因之一在于 PCI 数据采集卡的 FIFO 的容量有限,数据来不及读走,FIFO 溢出。以本记录器所用 PCI 数据采集卡为例,FIFO 容量为 64Kbytes,当 FIFO 快满 63Kbytes 时,PCI9080 发出中断信号,但 PCI 总线正被 PCI-SCSI 卡占用,PCI9080 无法获得 PCI 总线控制权,当占用时间超过 FIFO 余量容许时,将导致 FIFO 溢出。

如图 4,若 PCI9080 在 FIFO 溢出临界线之前或得

总线控制权,开始 DMA,则不发生 FIFO 溢出,否则 FIFO 溢出,数据发生丢失。显然,在 FIFO 容量越大,溢出临界线离 PCI9080 请求数传中断点越远,发生 FIFO 溢出的概率越小。当 FIFO 容量比内存缓冲区单元容量(即一次传输数据的最大量)大时,一般来说,不会发生 FIFO 溢出现象。内存缓冲区单元容量取 63Kbytes 时,FIFO 容量取 128Kbytes 比较合理。本记录器速度难以进一步提高,这是一个主要原因。

数据发生丢失的另一个主要原因是内存缓冲区的溢出。这个问题比较容易解决,可以通过加入足够大的内存,并且选择足够存储设备阵列速度冗余度来解决。

4.2 系统速度

记录器所能达到的速度,主要由 PCI 总线速度决定。PCI 总线的传输速度是基于微机的高速记录器系统的瓶颈,数据要通过 PCI 总线传输到内存缓冲区,在从内存缓冲区经 PCI 总线传输到 PCI-SCSI 适配器,因此,记录器的速度上限为 PCI 总线传输速度的一半。另外,记录器所能达到的速度也依赖于数据采集卡的工作频率。

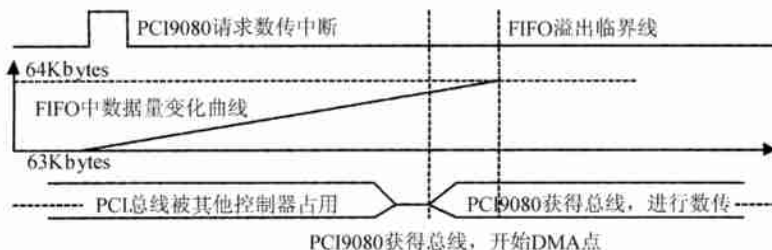


图 4 PCI9080 请求数传中断争取 PCI 总线控制权的时序图

Fig.4 Timing diagram of PCI9080 local to PCI bus asserting

4.3 测试结果

在测试的记录器中,SCSI 适配器采用 Adaptec 公司的 UW2940,共接入 2 个 Quantum 硬盘,数据源采

表 2 测试结果
Table 2 Result of test

数据速率/(Mbytes/s)	10.0	15.0	20.0	24.0	25.0	26.0	27.0
测试结果(正确与否)	正确	正确	正确	正确	正确	正确	丢数据

根据测试结果可知,接入 2 个 Quantum 硬盘情况下,记录速度大约 26Mbytes。

5 结论与讨论

记录器的速度上限为 PCI 总线传输速度的一半。但是,目前所做到的离这个上限还比较远,可利用的资源空间还很大,增加 SCSI 硬盘(或磁带机)的数目在一定范围内会增加速度;另一方面,改进程序设计,使中断和 DMA 操作的安排更合理,减少冲突,改进 PCI 插卡设计,会提高速度,使之更靠近上限;PCI 传输速度提高,也使记录速度提高。

在本方案中,软件的合理性和高效率是系统性能的关键,为获得高效率,不得不放弃现成的软件资源,在需要高效地方不惜用汇编语言编写,为使软件更加合理,需反复调整各部件之间的协作关系。本工作创新之处主要有 3 点:(1) 利用微机内存开设大量缓冲区,达到对外围硬件性能降低要求的效果;(2) 两级缓冲区结构,在保证效率前提下,成功利用了已有成熟的 ASPI 驱动软件,可靠性高,可扩展性强;(3) 通过分析和试验,采用了同时工作的每台存储设备都单独分配一条 SCSI 总线,充分扩展了 SCSI 总线的

用传感器仿真数据发生器,输出数据及格式已知,输出数据速度可调。在不同的数据速率下,检查记录下来的 1Gbytes 数据,测试结果如表 2。

传输能力,以达到系统要求。本文对 SCSI 总线及 SCSI 存储设备传输速度和效率作分析,并依次对系统的性能指标提出要求。

参考文献 (References)

- [1] Spencer W Ng. Improving Disk Performance Via Latency Reduction [J]. *IEEE Trans. on Computer*, 1991, **40**(1): 22-30.
- [2] Michelle Y Kim. Asynchronous Disk Interleaving: Approximating Access Delays [J]. *IEEE Trans. on Computer*, 1991, **40**(7): 801-810.
- [3] Michelle Y Kim. Synchronized Disk Interleaving [J]. *IEEE Trans. on Computer*, 1986, **35**(11): 978-988.
- [4] Wang F W. The Research to the Performance of Hard Disk in High Speed Data Acquire system [J]. *Electronic Technology Application*, 1995, (5): 9-10. [王福文. 高速数据录取系统中的硬盘性能研究 [J]. 电子技术应用, 1995, (5): 9-10.]
- [5] Ouyang X H. Computer System Interface [M]. Beijing: Electronic Industry Publishing Hall, 1994. [欧阳兴华. 计算机系统接口——SCSI [M]. 北京: 电子工业出版社, 1994.]
- [6] PCI Special Interest Group. PCI Local Bus Specification [S]. Revision 2. 1, June 1, 1995.
- [7] Adaptec Inc. ASPI for DOS Specification. <ftp://ftp.adaptec.com/pub/adaptec/aspi-dos.txt>.
- [8] Microsoft Inc. ASPI for Win32 [R]. MSDN Library Visual Studio 6.0 release.

A High-Speed Real-Time Digital Recorder Based on Personal Computer

HUANG Li-sheng, LIU Yue-hua

(*Institute of computer technology, Chinese Academy of Sciences, Beijing 100080*)

Abstract: With the development of the technology of remote sensing, the demand the high data rate has been steadily growing. It is very important to design, develop and test a stable, high-speed, great-capacity and real-time recorder, because it is a necessary device in remote sensing for the raw data recording and the system testing.

This paper introduces a high-speed, great-capacity and real-time recorder which is based on a personal computer the detail of design, the configuration, the development, the testing, and the verification of the Digital Recorder are presented in this paper. It basically consists of one data-acquiring card and several SCSI-adapter cards, which are added in the PCI bus of a personal computer. The data-acquiring card is a data input device. There is a SCSI hard disk on each SCSI adapter. All the SCSI adapters and disks compose a disk array as the storage device of the recorder. It can reduce the disk transfer delay by increasing the amount of SCSI disks, and improve the efficiency of disk array by balancing the load of disks, and extend the SCSI bus transfer speed by increasing the amount of SCSI adapters.

The recorded data from the acquiring card is transferred to the computer memory, and then to the SCSI-adapter cards by DMA mode. The SCSI-adapters will write all the data blocks to SCSI disks.

There are many buffer cells with a same size in memory to smooth the inadaptability between input data rate and storing data rate. And the buffer cells are divided into two parts, conventional memory buffers and extended memory buffers, since the extended memory can't be accessed directly under DOS system. Because of accessing conventional memory may have more efficiency than the extended one, the extended memory will not be used unless the conventional memory has been exhausted.

Because of the especial access rules to disks and buffer cells, the position of a data blocks in the disk array may be uncertain. An index to all input data blocks enable the data blocks to be written to any disk randomly, but the data can still be restored in original order according to the indexes of each data block.

Data acquiring and disk writing is driven by interrupt, which is the protection of real time. Rational layout of the data acquiring and writing disk enhances the performance. Because of the flexible structure, it has good practicability, and is easy to be developed economically.

Key words: PCI bus; SCSI bus; disk array; high speed; real time.